



Stichwortverzeichnis

Matthias Sturm

Mikrocontrollertechnik

Am Beispiel der MSP430-Familie

ISBN (Buch): 978-3-446-42231-5

ISBN (E-Book): 978-3-446-42964-2

Weitere Informationen oder Bestellungen unter

<http://www.hanser-fachbuch.de/978-3-446-42231-5>

sowie im Buchhandel.

Index

A

absolute Adressierung **53**
Absolute Mode **53**
ACD10
– Referenzspannungen **173**
– Samplezeit **174**
ADC10 **171, 178**
– Betriebsarten **176**
– PCB-Design **177**
– Register **178**
– Umsetzzeit **175**
Additionsbefehle **64**
Adressbereich **43**
Adressbereichsaufteilung **41**
Adressbus **26**
Adressdecoder **25**
Adresse **25**
adressieren **18**
Adressierung **51**
Adressierungsarten **51**
Arbeitsregister **48**
arithmetische Befehle **64**
ASCII-Code **29**
asynchrone Übertragung **147, 149**
Auxiliary Clock **92, 97, 98**

B

Basic-Clock-Modul **92, 93, 96**
Baud-Rate-Generator **151, 153, 159**
BCD-Code **29**
Befehle **16, 24**
Befehlsdecoder **20**
Befehlsliste **22, 61**
Befehlssatz der MSP430-Mikrocontroller **61**
Befehlszähler **26, 48**
Binärkode **29**
binäres Zahlensystem **30**

Bit **29**
Bitbefehle **64**
Boot-Programm **45**
Branch **65**
Bus **25**
Byte **29**
byte-Befehl **50**

C

C-Flag **36**
CALL **81**
Capture-Funktion **130**
Capture/Compare-Einheit **129, 130, 135, 138, 143**
Capture/Compare-Kanal **129**
Capture/Compare-Register **129**
Carry Flag **36**
Central Processing Unit **27**
CISC-Rechner **38**
Clock **16, 22**
Codes **29**
Compare-Funktion **132**
– Ausgangsmodi **135**
Core **15, 27**
CPU **27, 41, 47**

D

Datenmanipulationsbefehle **18, 26**
Datenorganisation im Speicher **46**
Datenspeicher **42**
DCO **93–98**
Demultiplexer **17**
dezimales Zahlensystem **30**
DMA-Controller **181**
– Register **183**

E

Ein-Bit-Rechner 15
Einerkomplementdarstellung 31
emulierte Befehle 18, 24
EQU-Anweisung 71
EXOR-Funktion 18

F

Festkommazahlen 31
Flag 19, 35
Flagbefehle 65
Flagregister 49
Flash Memory 184–190
– Beschreiben/Programmieren 186
– Löschen 186
– Lesen 186
– Register 186
– Segmente 184
– Steuerbitzustände 187
– Taktquellen 186
Flashspeicher 44
Flipflop 16

G

GIE-Bit 50

H

Harvard-Architektur 37
Hexadezimalsystem 33

I

Immediate Mode 54
Include-Anweisung 71
Indexed Mode 56
Indirect Autoincrement Mode 56
Indirect Mode 55
indirekte Adressierung 55
indirekte Autoinkrement-Adressierung 56
indizierte Adressierung 56
Information Memory 44

Initialisierungsstatus 91
Input Divider 138
Interrupt 84
Interrupt Service Routine 85
Interruptlogik 87
Interruptmaskierung 87
Interruptpriorität 87
Interruptprogrammstruktur 89
Interruptprozess
– Funktionsgruppen 85
Interruptquellen 87
Interruptreaktionszeit 89
Interruptvektortabelle 86
ISR 85

J

JTAG-Interface 45
Jump 22

K

Konstantengenerator 51

L

Ladebefehle 63
Latency 89
LC-Display 114
– Befehlsliste 118
– Displaycontroller 116, 117, 121
Little-Endian 46
Logikbefehle 64
Low-Power Modi 97

M

Main-System-Clock 92, 96, 97
Maskieren 87
Memory Map 41
Memory Mapped 43
Mikrocontroller 40
Mixed Signal Processor 41
modulare Programmierung 84

MSB **31, 36**
 MSP430F2274 **40**
 Multiplexer **16**

N

N-Flag **35**
 native Befehle **18, 23**
 Negative Flag **35**
 Nibble **29**
 Nullflag **35, 50**

O

Opcode **22**
 Operanden **17**
 Operationscode **22**
 Oszillator **43**
 Output Unit **134**
 Overflow Flag **36**

P

parallele Ports **102**
 parallele Schnittstellen **102, 109**
 – alternative Verwendung der Portpins **107**
 – Daten ausgeben **104**
 – Datenrichtung **102**
 – Einschaltzustand **107**
 – gemischte Eingabe-Ausgabe-Ports **105**
 – Interrupts **105**
 – Portregister **103**
 – Signalzustände einlesen **104**
 – Ströme und Spannungen an den Portpins **109**
 Paritätsbit **149**
 Peripherie **42**
 Polling **85**
 POP **63**
 POR und PUC **91**
 Postinkrement **49**
 Predecrement **49**
 Program Counter **26**
 Programmbibliothek **84**
 Programmiermodell **28**

Programmiertechniken **80**
 Programmspeicher **24, 41**
 Programmsteuerbefehle **21, 65**
 Programmverzweigungen **21**
 PUSH **63**

Q

Quarzoszillator **96, 98**
 Quelltextdatei **71**

R

Ready **22**
 Reaktionszeit **89**
 Real-Time-Clock **97**
 Rechenwerk **15**
 Register **16, 48**
 Register Mode **52**
 Registeradressierung **52**
 RET **82**
 retriggerbares Monoflop **99**
 RISC-Rechner **38**

S

Sample-and-Hold **171, 174**
 Signalerzeugung **134, 140, 142**
 Speicher **24, 41, 44**
 Speicherorganisation **46**
 Spezialfunktionsregister **42**
 Sprungbefehl **27**
 Stack Pointer **48**
 Statusbits **35**
 Statusregister **19, 49**
 Steuerleitungen **18**
 Steuerwerk **21**
 Sub System Master Clock **92**
 Subtraktionsbefehle **64**
 sukzessive Approximationsverfahren **174**
 Symbolic Mode **58**
 symbolische Adressierung **58**
 synchrone Übertragung **147**
 System Reset und Initialisierung **91**

T

- Takt **16**
- Taktfehlererkennung **98**
- Taktsignale der Basic-Clock **97**
- Timer Betriebsarten
 - Continuous Mode **126–128, 132, 133, 138, 140**
 - Stop Mode **126, 129**
 - Up Mode **126–129, 133, 136, 138, 142**
 - Up/Down Mode **126, 128, 129, 133, 134, 137, 138**
- Timer_A **125, 134, 137, 139, 140, 142, 145**
 - Anschlüsse **134**
 - Input Divider **126**
 - Interrupt Handling **139**
 - Interrupt Vektor **139, 145**
 - Register **139, 145**
 - Signalerzeugung **132**
 - Taktquellenauswahl und Verteiler **126**
 - Timer Clock **125**
 - Timer starten **129**
 - Timerflag **125**
- Transportbefehle **63**

U

- UART **148, 150–154, 157, 162**
 - Adressbit Multiprozessor Format **157**
 - Empfangsschieberegister **151, 152, 159**
 - Idle-Line Multiprozessor Format **156**
 - Interrupt **151, 152, 158, 162**
 - Polling **151, 162**
 - Register **157**
 - Sendeschieberegister **151**
- Überlaufflag **50**
- Übertragsflag **50**
- UND-Verknüpfung **18**
- Universalregister **48**
- unmittelbare Adressierung **54**

Unterprogrammtechnik **80**

- USART **147**
 - Empfangsschieberegister **159, 161**
 - Register **157**
 - Sendeschieberegister **152, 159, 161**
 - SPI-Mode **159–163**

V

- V-Flag **36**
- Verzweigungsbefehl **65**
- Von-Neumann-Architektur **37**
- Vorzeichen-Betrags-Darstellung **31**
- vorzeichenbehaftete ganze Zahlen **31**
- vorzeichenlose ganze Zahlen **30**
- vorzeichenlose gebrochene Zahlen **31**

W

- Watchdog-Timer **43, 99–102**
 - Register **102**
 - Taktquellen **99**
- WDT **99**
- Word **29**
- Word-Befehl **50**

Z

- Z-Flag **35**
- Zähler **26**
- Zahlensysteme **30**
- zentrale Verarbeitungseinheit **27**
- Zero Flag **35**
- Zustandsbit **19**
- Zweierkomplementdarstellung **32**
- Zweierkomplementdarstellung gebrochener Zahlen **32**
- Zwischenspeicher **17**